

日本の次世代エッジAI半導体国家プロジェクト分析レポート

Executive Summary

次世代エッジAI半導体研究開発事業は、文部科学省¹と経済産業省²が研究開発計画を共同で策定し、科学技術振興機構³が基金管理・公募・契約・進捗管理を担う、日本の半導体分野では「三位一体」で進める初の大型事業として位置づけられている。公開資料上の事業予算は295億円、事業期間は令和7年度から令和12年度までの予定、採択は8課題、JST説明資料では34拠点・研究者約500名の参画と整理されている。テーマは「高効率自動設計による次世代AI回路・システム」「3D集積技術」「次世代トランジスタ技術」の3本柱である。⁴

本事業の設計思想は、単なる論文・試作支援ではなく、企業ニーズの継続的把握、研究期間中の技術移転、国際連携、チーム間設備共用、知財・データマネジメント、ステージゲート審査を通じて、産業界への橋渡しを早い段階から織り込む点にある。知財面では、各課題に知財運営委員会を設け、権利化・秘匿化・公表の方針決定、必要に応じた海外出願、特許関連経費の直接経費計上まで許容する制度が用意されている。⁵

ただし、ユーザが定義した成功条件、すなわち「5年で論文・試作で終わらず、2030年代前半までに採用企業・量産ライン・設計IP・特許網・標準化・実装拠点へ接続する」ことに照らすと、現状はまだ**研究基盤の立ち上げ段階**であり、**産業接続の制度設計はあるが、接続成果はまだ公開ベースでは十分見えていない**。公開KPIとして確認できるのは「事業化・産業化に向けた研究開発成果の事業者への橋渡し率20%」および主要国際会議への発表件数目標であり、採用企業数、量産接続件数、標準化提案件数、IPライセンス件数といった指標は明示されていない。⁶

現時点で最も強いのは、設計・3D実装・Beyond 1nm材料を横断する研究ポートフォリオの組み方、産学混成のチーム編成、そして知財・データ統治を最初から制度化した点である。逆に最も弱いのは、**研究コンソーシアムから量産・採用へ向かう「最後の一段」**、すなわちパイロットライン予約、共通PDK/ADK、設計IP商品化、標準化タスクフォース、アンカー顧客獲得の実務装置が公開情報からはまだ見えない点である。候補となる国内線としては、Rapidus⁷のIIM-1前工程パイロットラインおよびRCS後工程・チップレット拠点が存在するが、本事業との公式な接続スキームは現時点で明示されていない。⁸

したがって本レポートの結論は次の通りである。**この事業は「研究課題設定」と「制度設計」はかなり良いが、「量産・採用・標準化・IP事業化」へ向けた接続装置を今から追加実装しないと、2030年代前半までにユーザ定義の成功条件を満たす確率は高くない**。逆に言えば、2026~2028年の間に、研究成果を量産候補ライン・標準化団体・採用企業へ結ぶ専用の商用化PMO、アンカー顧客会議体、パイロットライン優先枠、共通IP商品化枠組みを入れられれば、日本の強みである装置・材料・ロボット・車載ユースケースとの接続が生きる可能性は十分ある。⁹

プロジェクトの全体像

日本政府がこの事業を立ち上げた背景には、日本の半導体産業シェア低下、AIの電力消費増大、エッジ側での高度処理需要の拡大、そして2030年代以降を支えるアカデミア研究・人材層の薄さがある。次世代半導体のアカデミアにおける研究開発等に関する検討会¹⁰報告書は、日本の強みを装置・材料・自動車・ロボット等のユースケース競争力に見いだす一方、弱みを「設計」「アプリから半導体に落とし込むシステム化

力」「先端ロジック研究開発力」「人材育成」にあると整理し、その重点項目として「次世代エッジAI半導体」を提示した。¹¹

組織体制とJSTの役割

制度上は、両省がガバナリングボードを通じて研究開発方針を決め、JSTが基金設置・管理、公募採択、委託契約、研究進捗把握、評価委員会運営、調査・広報を担う。進捗管理は、PDとPOが設定マイルストーン・事業化見通し・費用対効果を見ながら行い、ステージゲート審査を通過しない課題は終了し得る。研究代表者は単独または複数機関で実施し、必要に応じて海外機関とも連携可能である。PDは黒田忠広¹²、POはテーマ別に本村真人¹³、浅野種正¹⁴、川崎雅司¹⁵が置かれている。¹⁶

以下の表は、公開資料から確認できる基本属性を整理したものだ。¹⁷

項目	公開情報ベースの整理
事業名	次世代エッジAI半導体研究開発事業
主管	文部科学省 ¹ ・経済産業省 ²
実施主体	科学技術振興機構 ³
事業予算	295億円（JST基金／経産省予算、GX経済移行債活用）
期間	令和7年度～令和12年度予定、各課題は原則5年以内
採択課題数	8件
ポートフォリオ	設計5件、3D集積2件、トランジスタ1件
参画規模	34拠点、研究者約500名
公開KPI	事業者への橋渡し率20%、国際会議発表目標（ISSCC 19件、IEDM 25件、VLSI 47件、ECTC 37件）

ここで重要なのは、**予算総額295億円は公開されているが、課題別の最終配分総額は公開されていないこと**だ。研究開発計画では提案時の直接経費上限として「テーマ1: 20億円×5課題、テーマ2: 30億円×1課題、テーマ3: 90億円×1課題」が示され、採択後は進捗や事業化見通しに応じて増減するとされている。一方、実際の採択はテーマ2が2件であり、当初上限と採択結果の間には公開資料上のギャップがある。したがって、**各課題の最終委託額、間接経費、運営費、後年度の再配分は不明**と評価するのが厳密である。¹⁸

採択課題と参加大学・企業

以下は採択8課題の要点である。各課題の設計思想を見ると、単なる回路研究ではなく、EDA、アナログ混載SoC、フィジカルAI、AI for Science、3D実装、Beyond 1nm材料まで、設計から実装・デバイスまで一応の縦串を通していていることが分かる。¹⁹

テーマ	研究開発課題名	代表者所属	公開資料から読める産業志向	主根拠
設計	ローカルLLM支援によるエッジAI半導体の次世代高効率設計基盤の創出	名古屋大学 ²⁰	ローカルLLMを使うEDA再構築、設計期間半減、EDA企業連携志向	²¹

テーマ	研究開発課題名	代表者所属	公開資料から読める産業志向	主根拠
設計	アナデジ混載型エッジAI SoC設計技術の研究開発	東京科学大学 ²²	アナログ設計暗黙知の体系化、専用SoCの短期化、国内企業への技術移転	²³
設計	ユースケース駆動による機能分化型フィジカルAIチップ設計	東京大学 ²⁴	自律移動・ロボティクス向け、オープンエコシステムとAgile-X活用	²⁵
設計	AIによるAIのためのAI回路設計自動化技術	東京大学	開発工数5分の1、ロボット向け超省電力プロセッサ、自動設計の民主化	²⁶
設計	AI for Science のためのエッジの知能化加速	理化学研究所 ²⁷	科学計算向け3DヘテロLSI、HPCとエッジ知能化の接続	²⁸
3D集積	環境循環型3D集積半導体製造革新と拠点形成	横浜国立大学 ²⁹	D2Wハイブリッド接合、熱・テスト・循環型製造、拠点形成	³⁰
3D集積	エッジAI半導体を実現する3Dヘテロ集積技術	東北大学 ³¹	3D実装企業・橋渡し候補企業の助言を受けて早期社会実装を志向	³²
トランジスタ	新構造・新材料トランジスタと低抵抗配線の研究開発	慶應義塾大学 ³³	新材料GAA/CFETと配線、NIMSで約120工程整備、産業界へ技術移管志向	³⁴

以下は、1ページ概要に記載された「主たる研究分担者所属機関」を重複除去して整理した一覧である。JST説明資料は34拠点としているが、1ページ概要から機械的に数えられる**名前付きのユニーク機関は33**である。したがって、残る1拠点は、集計時点の違い、非公開共同先、あるいは「拠点」と「機関」の数え方の違いによる可能性があるが、公開情報だけでは特定できない。 ³⁵

区分	公開資料で確認できたユニーク参画機関
大学・公的研究機関	名古屋大学、東京大学、京都大学 ³⁶ 、大阪大学 ³⁷ 、千葉工業大学 ³⁸ 、広島大学 ³⁹ 、東京科学大学、慶應義塾大学、高エネルギー加速器研究機構 ⁴⁰ 、筑波大学 ⁴¹ 、神戸大学 ⁴² 、北海道大学 ⁴³ 、信州大学 ⁴⁴ 、理化学研究所、東北大学、早稲田大学 ⁴⁵ 、横浜国立大学、熊本大学 ⁴⁶ 、東京都市大学 ⁴⁷ 、奈良先端科学技術大学院大学 ⁴⁸ 、九州大学 ⁴⁹ 、物質・材料研究機構 ⁵⁰ 、産業技術総合研究所 ⁵¹
企業・スタートアップ	NTT ⁵² 、ローム ⁵³ 、ソニーセミコンダクタソリューションズ ⁵⁴ 、ソシオネクスト ⁵⁵ 、イーソル ⁵⁶ 、日立製作所 ⁵⁷ 、ティアフォー ⁵⁸ 、NEC ⁵⁹ 、TwinSense ⁶⁰ 、レゾナック ⁶¹

不明点と仮定

項目	状態	補足
各課題の最終予算配分	不明	提案時上限と採択数が完全一致せず、採択後の再配分もあり得るため、課題別総額は公開資料だけでは確定できない。 ¹⁸
34拠点のうち残る1拠点	不明	1ページ概要からは33のユニーク機関名を確認できるが、JST説明資料は34拠点とする。 ⁶²
個別の委託契約・企業間知財合意の中身	不明	知財合意書や委託契約の個別条件は公開されていない。 ⁶³
量産ラインとの正式な接続先	不明	候補線は存在するが、本事業の成果をどのラインへどう移すかの公開契約・制度は未確認。 ⁶⁴

成功条件に照らした現状評価

ユーザの成功定義は、政府・JSTの公開KPIよりも厳しい。政府側の公開資料で直接確認できるのは「橋渡し率20%」と国際会議発表目標であり、採用企業数、量産化件数、標準化提案件数、設計IPライセンス件数など、産業実装そのものを測るKPIは明示されていない。したがって、**本事業は制度設計上は“橋渡し志向”だが、評価指標上はまだ“研究成果志向”が強い**と解釈するのが妥当である。⁶

以下の評価は、2026年5月時点の公開情報に基づく筆者評価である。低評価は失敗を意味しない。むしろ、事業開始からまだ日が浅いため、公開成果が未形成であることを反映している。⁶⁵

成功条件	公開情報で確認できる現状	評価	コメント・根拠
採用企業	参画企業は多いが、 事業成果を採用する外部顧客・アンカー企業 は未公表	初期段階	企業参画は強いが、「誰が買うか」「誰が量産採用するか」はまだ見えない。 ⁶⁶
量産ライン	研究計画には研究期間中の移転規定あり。国内候補としてRapidus前後工程パイロット線があるが、本事業との公式接続枠は未確認	初期段階	制度はあるが、量産候補線との予約・PDK接続・試作優先枠が公開されていない。 ⁶⁷
設計IP	EDA、アナデジ混載SoC、フィジカルAI向け分散チップ、3D実装IPなどの萌芽はあるが、公開IPカタログやライセンス枠組みは未確認	初期段階	発明の扱い制度は強いが、商品としてのIP見せ方がまだない。 ⁶⁸
特許網	知財運営委員会、発明即時届出、海外権利化原則、特許費用計上制度あり	制度整備済み・実績未形成	ルールは整っている一方、ポートフォリオ件数・重点国出願状況は未公表。 ⁶⁹
標準化	JST計画に「実証や標準化、市場導入で後れを取らない」とあるが、公開資料で標準化団体名や提案計画は限定的	弱い	標準化は意識されているが、組織化されたタスクフォースが見えない。これは公開資料レビューに基づく推論である。 ⁷⁰

成功条件	公開情報で確認できる現状	評価	コメント・根拠
実装拠点	3D集積では「拠点形成」課題が採択。MEXT報告は共用設備・ARIM・SPring-8・NanoTerasu・富岳の活用を提言	中程度	研究拠点化は進みうるが、量産・顧客実装を担う“商用拠点”は別途必要。 ⁷¹
人材・研究基盤	34拠点・約500名、学生交流、グローバル人材育成、若手裁量20%制度あり	強い	研究者コミュニティ再建という意味ではかなり前向き。 ⁷²

総合評価を一言でまとめると、「研究基盤の立ち上がりは強いが、産業接続の公開成果はまだ弱い」である。具体的には、研究ポートフォリオ、人材規模、知財統治、設備共用は前進している一方、採用顧客、量産接続、標準化、IP事業化の4点は2026年5月時点ではまだ“制度先行・成果未顕在化”の状態にある。ユーザー定義の成功条件を満たすには、2026～2028年にこの4点を中心に追加措置を入れる必要がある。⁷³

JST・大学・企業の実施策

本事業で既に制度化・実行されている施策は少なくない。重要なのは、それらが「研究開発」ではなく「研究開発から事業化への接続」をどこまで担えるかである。以下では、技術ロードマップ、産学連携、試作・評価、量産移行、知財・標準化・国際連携の観点で整理する。⁷⁴

領域	公開情報で確認できる具体施策	現時点評価	根拠
技術ロードマップ	MEXT検討会は2040年のフィジカルインテリジェンスを見据え、「ユースケースを想定した研究開発」「国家的に必要な技術への注力」「産業界等と緊密に連携した統合研究」を示し、本事業はその具体化として3テーマを設定	強い	⁷⁵
産学連携	研究冒頭から企業と意見交換し、試作品評価を受け、必要に応じて研究内容を見直す仕組み。複数企業ニーズの把握を推奨	強い	⁷⁶
研究期間中の技術移転	事業化見込みが立った技術は、研究期間中でも研究内容から切り出して企業へ移転可能	制度は強い	⁷⁶
試作・評価インフラ	JSTはチーム間設備共用を促進。MEXT報告はARIM連携、共用微細加工・試作・評価設備、SPring-8、NanoTerasu、富岳の活用を提言	中～強	⁷⁷
課題内の具体インフラ	3D集積課題では拠点形成、環境循環型製造、熱・テスト統合。トランジスタ課題ではNIMSで約120工程整備。フィジカルAI課題ではAgile-X活用を明記	強い	⁷⁸
量産移行支援	ステージゲート審査で事業化見通し・費用対効果を点検。通過後も加速・縮小・統合が可能	制度はあるが実装未見	⁷⁹
IP管理・特許戦略	知財運営委員会設置、権利化/秘匿化/公表の方針決定、発表前出願、海外市場が見込まれる場合の海外権利化原則、特許出願費用の直接経費計上	強い	⁸⁰

領域	公開情報で確認できる具体施策	現時点評価	根拠
データ管理	データマネジメントプラン作成、研究開発データ利用許諾の調整、事業化に支障がある場合の委員会調整	中～強	81
標準化活動	JST計画は標準化を意識し国際視野で研究推進とするが、公開資料でUCIeやAUTOSAR等の固有標準団体への参加計画までは確認できない	弱い	76
実装拠点整備	「拠点形成」を明示する課題があり、MEXT報告も分散・ネットワーク型共用設備と集中拠点の両輪を提唱	中程度	82
国際連携・研究セキュリティ	若手交流・海外研修・共同研究を促進しつつ、研究インテグリティ、秘密保持、特許非公開制度への対応を制度化	バランス型	83
人材育成	500名規模の研究参画、博士人材育成、学生交流、企業研究者との対話、若手研究者の自発研究20%制度	強い	72

この表から読み取れるのは、JSTは“橋渡しのためのルール”をかなり作り込んでいるが、“橋渡しのための固定設備・商用窓口・顧客獲得制度”はまだ弱いという点である。大学・研究機関の課題側では、設計、3D実装、材料の各レイヤーで技術の芯は立っている。企業側では、EDA、センシング、車載、組込みソフト、材料、3D実装、テストといった多様な補完的能力が入っている。しかし、その多様性があるがゆえに、誰が最終的に製品P/Lを持ち、どのラインで作り、どの顧客に売するのかという“事業責任の中心”が拡散しやすい。ここが今後の最大の設計課題である。⁸⁴

国際競争環境との比較

次世代エッジAI半導体の競争は、単純な「回路性能」だけでは決まらない。勝敗を分けるのは、**量産能力、設計IP、ソフトウェアエコシステム、先端パッケージ、標準化支配力、顧客接点**の複合である。日本の本事業は研究面では厚いが、海外主要プレイヤーは既にこの複合能力を企業または地域として持っている。⁸⁵

国・企業	勝ち筋	量産・実装の現在地	エコシステム資産	日本への含意	根拠
米国 ⁸⁶	研究開発政策と巨大システム企業群の両輪	CHIPS for Americaの下でNSTC運営体制を整備	EDA、GPU、クラウド、x86、モバイル、標準・ベンチャー資本	日本は研究だけでなく顧客・標準・資本市場の弱さを補う必要	87
NVIDIA ⁸⁸	CUDA中心のHW/SW統合、データセンターとエッジの往復	Data Center売上が急成長、Jetsonでエッジ展開、Jetson AGX Orin Industrialは最大248 TOPS、Jetson Orin Nanoは最大67 TOPS	600万開発者、4万社、JetPack/Jetson AI Lab	日本は“チップ単体”でなくソフト・SDK込みで勝負する発想が必要	89

国・企業	勝ち筋	量産・実装の現在地	エコシステム資産	日本への含意	根拠
Intel ⁹⁰	Systems Foundry、18A、先端パッケージ	18Aは2025年後半ランプ予定、2026年前半に追加SKU、12nmでUMC連携	設計～製造～パッケージ体、ファウンドリ顧客開拓	日本は設計・実装・製造を“別制度”で分断しない方がよい	⁹¹
台湾 ⁹² / TSMC ⁹³	先端ノード量産とパッケージの同時支配	2nmは2025年4Qに高量産入り、2026年にN2P/A16量産予定。年間能力は1,700万枚超の12インチ換算	CoWoS、InFO、SoIC、世界最大ファウンドリ顧客盤	日本の研究成果はTSMC級量産接続なしには競争が苦しい	⁹⁴
韓国 ⁹⁵ / Samsung Electronics ⁹⁶	メモリ+ファウンドリ+パッケージの垂直統合	Q4 2025に初代2nm製品量産開始、2026年後半に第2世代2nmランプ予定	SAFEパートナー網、MDI Alliance、HBM連携	日本はメモリは強くないため、設計IPとパッケージ標準で差別化が要る	⁹⁷
中国 ⁹⁸ / Huawei ⁹⁹	端末・通信・車・クラウドを束ねた自国エコシステム形成	Huaweiは2025年R&D費1,923億元、売上の21.8%。自動運転・通信・クラウド・端末を横断	国内需要、垂直統合、システム起点の実装速度	日本は研究成果の国内需要創出策を同時に持たないと不利	¹⁰⁰
欧州連合 ¹⁰¹ / imec ¹⁰²	公的支援と前競争領域R&Dハブ	EU Chips Actは供給網強靱化と市場シェア20%目標、imecは600超の業界パートナーを束ねる	前競争共創、装置・材料・設計の共同実験場	日本に必要なのはimec型の共創ハブを量産接続と結ぶ仕組み	¹⁰³
Arm ¹⁰⁴	汎用設計IPと巨大開発者基盤	出荷累計3,500億チップ超、開発者2,200万人超、1,000超パートナー	CPU IP、ソフト互換性、標準的ツールチェーン	日本は“研究成果”を“IP製品”に変換する能力が決定的に不足	¹⁰⁵

この比較から見えるのは、日本の本事業の競争相手が単一企業ではないということだ。設計面ではNVIDIA・Arm・Qualcomm、量産面ではTSMC・Samsung・Intel、共創ハブ面ではimec、政策面では米国とEUがそれぞれ競争相手になる。日本の本事業の実態は、**imec型の前競争研究**、**Arm型のIP化**、**Rapidus型の量産接続**を別々の組織が分担している状態に近い。問題は、その3つを束ねる商用化オーケストレーションが、まだ公開制度としては見えていない点にある。これは複数ソースを突き合わせた推論である。 ¹⁰⁶

ギャップとリスク

MEXT報告書は、日本のアカデミア支援が産業界支援より2桁～3桁小さくアンバランスであり、このままでは2030年代の研究・人材が枯渇すると警告した。一方で、本事業は295億円という日本のアカデミア半導体支援としては大きい資金を伴う。ゆえに本事業の本当のリスクは「資金がないこと」そのものではなく、**資金が“研究の厚み”で終わり、“事業の太さ”に変換されないこと**である。 ¹⁰⁷

リスク類型	内容	影響度	発生可能性	評価
技術リスク	設計、3D実装、材料は良いが、システム最適化・熱・テスト・PDK/ADK・実装検証の統合が難しい	高	中	特に3D集積と設計自動化は単独でなく統合が成否を決める。 ¹⁰⁸
EDA依存リスク	JST説明資料自身が、設計フローとEDA研究課題が米国依存であることを日本の課題と認めている	高	高	設計自動化テーマ採択は正しいが、5年で自立できるかは不透明。 ¹⁰⁹
KPIミスマッチ	公開KPIが橋渡し率・論文件数寄りで、採用企業・量産接続・標準化の定量KPIが弱い	高	高	成果が“学術的成功”に偏る恐れ。 ¹¹⁰
人材リスク	日本は研究者層が薄く、大学クリーンルーム・設計ツールも不足と報告されている	高	中	500名は大きいですが、海外の開発者基盤と比べるとまだ小さい。 ¹¹¹
サプライチェーン・量産接続リスク	研究成果を流し込む量産候補線・パッケージ線への公的接続スキームが弱い	高	高	Rapidusなど候補はあるが、制度接続が公開されていない。 ⁶⁴
IP・標準化リスク	知財制度は整っているが、知財を商品として束ねる設計IP戦略と標準化タスクが弱い	高	中～高	特許“件数”より、使われるIP・標準採用が重要。 ¹¹²
地政学・研究セキュリティ	国際連携は重要だが、秘密保持・特許非公開・海外移転承認など制約も大きい	中～高	中	オープン化と安全保障のバランス設計が必要。 ¹¹³
顧客創出リスク	日本では「半導体で差別化しようとする企業」が米国ほど出ていないとMEXT報告は指摘	高	高	採用企業を事後的に探すのでは遅い。最初からアンカー顧客を入れるべき。 ¹¹⁴

最大のギャップは、「研究課題の質」ではなく「エコシステムの接続密度」である。TSMCやSamsungは量産ラインを持ち、ArmはIP商品を持ち、NVIDIAは開発者基盤を持つ。日本の本事業はそのいずれか一つには近づけても、**現状のままでは三つを同時には持てない**。この同時保有をどう補完するかが、2030年代前半までの実装成否を決める。¹¹⁵

採用・量産接続へのアクションプラン

以下のタイムラインは、公開情報で確認できる制度・採択・量産候補線の節目を土台に、2030年代前半までにユーザ定義の成功条件へ接続するための推奨工程を筆者が再構成したものである。制度上の節目はMEXT/JST資料、量産候補線の節目はRapidus公式発表に基づく。¹¹⁶

timeline

title 次世代エッジAI半導体プロジェクトの公開節目と推奨接続工程

2024 : MEXT検討会報告書と2040ロードマップ

2025 : 事業予算295億円措置

: 公募開始

- : 8課題採択
- 2026 : 知財・データ運用本格化
 - : 商用化PMO設置
 - : アンカー顧客会議体立上げ
 - : パイロットライン接続協定
- 2027 : 前後工程パイロットでMPW/PDK/ADK運用
 - : 初期IPカタログ公開
 - : 初回の採用企業実証
- 2028 : 標準化提案開始
 - : 特許の重点海外出願
 - : 実装拠点ネットワーク化
- 2030 : 設計IPライセンス
 - : 継続採用企業の拡大
 - : 量産移行候補の確定
- 2033 : 量産・標準・IP・実装拠点の接続完了を評価

優先順位付きアクション

以下の提案では、公開資料にない費用は**不明**と明記する。これは、現時点で公式な概算や補正資料が見つからないためである。なお、優先順位は「2030年代前半までの接続可能性への寄与」と「今やらないと間に合わない度合い」で付している。¹¹⁷

優先度	時間軸	推奨アクション	主体	想定コストレンジ	ねらい
最優先	短期	商用化PMOの常設。 JST内または両省+JST合同で、各課題ごとに「顧客」「量産候補線」「標準化先」「IP化対象」を四点セットで管理する	JST、両省	不明	研究課題を“技術課題”から“事業案件”へ変換する司令塔が必要。制度上の橋渡し規定を実務化する。 ⁷⁰
最優先	短期	量産候補線との正式接続。 Rapidus前工程IIM-1・後工程RCSを含む国内パイロットラインと、MPW・試作・評価・PDK/ADK・チップレット検証の優先枠を設定する	JST、Rapidus、参画企業群	不明	「研究成果をどこで作るか」を先に固定しないと、設計・実装・デバイスが分断される。 ¹¹⁸
高	短期	アンカー顧客会議体の設置。 自動車、ロボット、FA、医療機器、科学機器の採用候補企業を、参画企業以外も含めて制度参加させる	両省、JST、業界団体	不明	MEXT報告が指摘した“半導体で差別化する顧客企業の不足”を埋める。 ¹¹⁴
高	短期～中期	IP商品化プログラム。 論文・特許だけでなく、設計IP、アナログIP、チップレットIF、パッケージ参照設計、EDAフロー、評価ベンチを「売れる形」で束ねる	各課題コンソーシアム、JST知財PMO	不明	Arm型・EDA型の“継続課金可能な成果物”がないと、量産以前に収益化が難しい。 ¹¹⁹

優先度	時間軸	推奨アクション	主体	想定コストレンジ	ねらい
高	中期	重点特許ファミリーの海外出願集中。 各課題で中核10～20件規模の重点権利化テーマを設定し、海外出願を前提に資金配分する	各課題、知財運営委員会	不明	既存制度を“件数管理”ではなく“市場防衛線”として使う。 ¹²⁰
高	中期	標準化タスクフォース新設。 チップレット接続、3Dパッケージ、エッジAIベンチマーク、車載ソフト/ハード協調の4系統に分ける	JST、参画企業、外部標準団体窓口	不明	公開資料で最も弱い部分を補強する。 ⁷⁶
中	中期	実装拠点ネットワーク化。 設計、材料・解析、3D集積、量産試作を単独拠点でなくネットワーク拠点として見える化し、外部企業から利用可能にする	両省、JST、大学群、国研	不明	alreadyある分散設備を“顧客から見える入口”に変える。 ¹²¹
中	中期	スタートアップ・スピナウト枠。 Agile-Xや既存の半導体民主化施策を使い、本事業成果から設計スタートアップを連続創出する	JST、大学、VC、事業会社	不明	川原課題・小菅課題の「民主化」志向を市場側に出す。 ¹²²
中	長期	KPIの刷新。 橋渡し率・論文数に加え、「採用企業数」「量産移行件数」「標準提案件数」「ライセンスIP件数」「有効特許ファミリー数」を必須化する	両省、JST	不明	ユーザ定義の成功条件を制度KPIへ埋め込む。 ¹¹⁰

このアクションプランの核心は、**研究成果が出てから売り先を探すのではなく、研究の途中から“誰が使うか・どこで作るか・どう守るか・どの標準に乗るか”を決めること**である。JSTの現行制度は、そのための部品をかなり持っている。足りないのは、部品を一つの商用化システムに組むことだ。そこに成功の余地がある。¹²³

参考出典

主要一次ソースを中心に、本レポートで重視した出典を挙げる。本文中の各段落には対応する引用を付しているが、全体像を確認しやすいように主要ソースを再整理する。可能な限り、日本側は制度文書・採択資料・各課題概要、海外比較は政府・企業公式資料を優先した。¹²⁴

- JST「次世代エッジAI半導体研究開発事業」事業概要、公募・採択結果、公募説明会資料、実施マニユアル、知財/データマネジメント基本方針。¹²⁵
- MEXT「次世代半導体のアカデミアにおける研究開発等に関する検討会報告書」および「2040年に実現するフィジカルインテリジェンスに必要なエッジAI半導体ロードマップ」。¹²⁶
- MEXT「次世代エッジAI半導体研究開発事業の採択結果について」。¹²⁷
- 採択8課題の1ページ概要資料。¹⁹
- Rapidus公式発表（IIM-1パイロットライン、RCS後工程拠点、2nm試作、2027量産目標）。⁸
- 米国商務省/NISTのCHIPS・NSTC関連発表。⁸⁷
- 欧州委員会「European Chips Act」、imec公式概要。¹⁰³

- TSMC 2025 Annual Report Website。 94
- Samsung Electronics 四半期・年次業績発表およびFoundry Forum発表。 128
- Intel公式業績資料・Foundry発表。 91
- NVIDIA公式年次資料・Jetson関連資料。 89
- Qualcomm公式AI/業績資料。 129
- Huawei 2025 Annual Report。 100
- Arm公式サイト・投資家向け資料・ニュースルーム。 105

1 2 7 9 11 38 42 49 53 60 74 75 107 111 114 116 121 124 126 https://www.mext.go.jp/content/20240712-mx_kankyoku-000037053_2.pdf

https://www.mext.go.jp/content/20240712-mx_kankyoku-000037053_2.pdf

3 8 41 48 64 92 118 https://www.rapidus.inc/en/news_topics/information/nedo-fy2025-approval/

https://www.rapidus.inc/en/news_topics/information/nedo-fy2025-approval/

4 14 16 61 86 90 125 <https://www.jst.go.jp/program/edge-ai-semicon/overview/index.html>

<https://www.jst.go.jp/program/edge-ai-semicon/overview/index.html>

5 12 18 31 36 39 43 47 51 54 67 70 76 77 79 83 88 123 https://www.jst.go.jp/program/edge-ai-semicon/files/keikaku_1.pdf

https://www.jst.go.jp/program/edge-ai-semicon/files/keikaku_1.pdf

6 33 93 110 117 127 https://www.mext.go.jp/content/20260219-mxt_kankyoku-000049127_3.pdf

https://www.mext.go.jp/content/20260219-mxt_kankyoku-000049127_3.pdf

10 24 29 58 105 <https://www.arm.com/ja/>

<https://www.arm.com/ja/>

13 37 89 <https://images.nvidia.com/pdf/Annual-NVIDIA-CEO-Letter-2025.pdf>

<https://images.nvidia.com/pdf/Annual-NVIDIA-CEO-Letter-2025.pdf>

15 55 56 62 72 73 106 109 https://www.jst.go.jp/pdf/pc202512_2.pdf

https://www.jst.go.jp/pdf/pc202512_2.pdf

17 40 https://www.jst.go.jp/program/edge-ai-semicon/files/bosyusetsumeikai_siryoku_jst.pdf

https://www.jst.go.jp/program/edge-ai-semicon/files/bosyusetsumeikai_siryoku_jst.pdf

19 21 35 45 68 84 108 119 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2511_ishihara.pdf

https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2511_ishihara.pdf

20 23 46 66 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2515_okada.pdf

https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2515_okada.pdf

22 65 <https://www.jst.go.jp/pr/info/info1819/index.html>

<https://www.jst.go.jp/pr/info/info1819/index.html>

25 122 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2513_kawahara.pdf

https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2513_kawahara.pdf

26 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2514_kosuge.pdf

https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2514_kosuge.pdf

27 95 112 113 120 https://www.jst.go.jp/program/edge-ai-semicon/files/chizai_management.pdf

https://www.jst.go.jp/program/edge-ai-semicon/files/chizai_management.pdf

28 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2512_taiji.pdf
https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2512_taiji.pdf

30 44 59 71 78 82 98 101 102 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2521_inoue.pdf
https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2521_inoue.pdf

32 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2522_tanaka.pdf
https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2522_tanaka.pdf

34 50 57 https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2531_tada.pdf
https://www.jst.go.jp/program/edge-ai-semicon/files/project/JPMJES2531_tada.pdf

52 94 104 115 <https://investor.tsmc.com/static/annualReports/2025/english/index.html>
<https://investor.tsmc.com/static/annualReports/2025/english/index.html>

63 69 80 https://www.jst.go.jp/program/edge-ai-semicon/files/edge_ai_manual.pdf
https://www.jst.go.jp/program/edge-ai-semicon/files/edge_ai_manual.pdf

81 https://www.jst.go.jp/program/edge-ai-semicon/files/data_management.pdf
https://www.jst.go.jp/program/edge-ai-semicon/files/data_management.pdf

85 87 <https://www.commerce.gov/news/press-releases/2025/01/department-commerce-finalizes-long-term-partnership-natcast-operate>
<https://www.commerce.gov/news/press-releases/2025/01/department-commerce-finalizes-long-term-partnership-natcast-operate>

91 <https://download.intel.com/newsroom/2025/corporate/67s2p/Intel-1Q2025-Earnings.pdf>
<https://download.intel.com/newsroom/2025/corporate/67s2p/Intel-1Q2025-Earnings.pdf>

96 99 103 <https://digital-strategy.ec.europa.eu/en/policies/european-chips-act>
<https://digital-strategy.ec.europa.eu/en/policies/european-chips-act>

97 128 <https://news.samsung.com/global/samsung-showcases-ai-era-vision-and-latest-foundry-technologies-at-sff-2024>
<https://news.samsung.com/global/samsung-showcases-ai-era-vision-and-latest-foundry-technologies-at-sff-2024>

100 <https://www.huawei.com/en/annual-report/2025>
<https://www.huawei.com/en/annual-report/2025>

129 <https://www.qualcomm.com/artificial-intelligence>
<https://www.qualcomm.com/artificial-intelligence>